

# ПЛАТА ИНТЕРФЕЙСА ЛИР-945-ISA ИНСТРУКЦИЯ ПО ЭКСПЛУАТАЦИИ

## СОДЕРЖАНИЕ

1.	ВВЕДЕНИЕ.....	2
1.1	ФУНКЦИОНАЛЬНЫЕ ВОЗМОЖНОСТИ.....	2
1.2	БЛОК СХЕМА.....	3
1.3	СПЕЦИФИКАЦИЯ.....	4
2.	АППАРАТНАЯ КОНФИГУРАЦИЯ .....	5
2.1	ИСПОЛНЕНИЯ ПЛАТЫ .....	6
2.2	КОНФИГУРАЦИЯ РАЗЪЕМОВ .....	8
3.	АДРЕСНОЕ ПРОСТРАНСТВО.....	10
3.1	Модуль СЧЕТЧИКА КВАДРАТУРНЫХ СИГНАЛОВ.....	12
3.1.1	CFG.....	12
3.1.2	CTRL.....	12
3.1.3	OFFSET.....	13
3.1.4	STATUS.....	14
3.1.5	POSITION.....	15
3.2	Модуль ГЕНЕРАТОРА КВАДРАТУРНЫХ СИГНАЛОВ .....	16
3.2.1	CFG.....	16
3.2.2	CTRL.....	17
3.2.3	NUMBER_PULSES.....	17
3.2.4	POST_DIV.....	17
3.2.5	STATUS.....	18
3.2.6	PULSES.....	18
3.3	Модуль ЦАП.....	19
3.3.1	CFG.....	19
3.3.2	CTRL.....	19
3.3.3	DACL.....	20
3.3.4	DACH.....	20
3.3.5	OFFSET_DACL.....	20
3.3.6	OFFSET_DACH.....	20
3.3.7	STATUS.....	20
3.3.8	Конфигурирование ЦАП LIR946-4DO-4AO v1.1.....	21
3.4	Модуль входов/выходов.....	22
3.4.1	CFG.....	22
3.4.2	CTRL.....	23
3.4.3	FAST_OUTPUTS.....	23
3.4.4	OUTPUTS_2.....	23
3.4.5	OUTPUTS_1.....	23
3.4.6	OUTPUTS_0.....	23
3.4.7	STATUS.....	24
3.4.8	FAST_INPUTS.....	24
3.4.9	INPUTS_2.....	24
3.4.10	INPUTS_1.....	24
3.4.11	INPUTS_0.....	24
3.4.12	ERRORS.....	24
3.4.13	Соответствие портам платы расширения IO96 .....	25

## 1. Введение

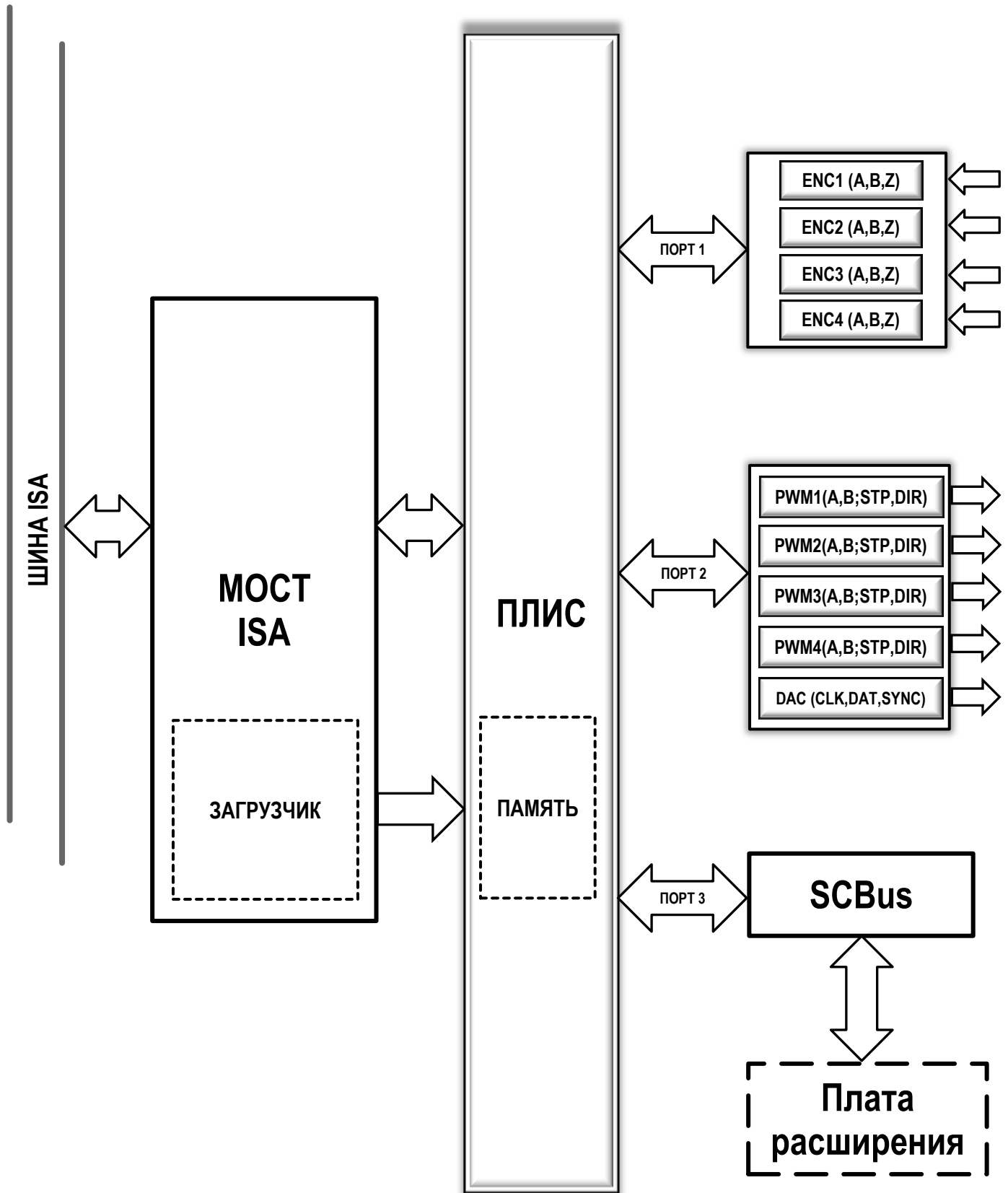
Плата ЛИР-945-ISA позволяет организовать на базе персонального компьютера набор дискретных входов/выходов для создания автоматических систем управления оборудованием и механизмами в составе которых применяются привода подач, преобразователи перемещений и релейные схемы автоматики. Преимуществами платы является возможность программировать гибкую логическую конфигурацию с помощью программного обеспечения на ПК без использования специализированных программаторов. Конфигурация может содержать модули подключения инкрементных преобразователей перемещений (энкодеров), программируемые таймеры, счетчики событий, измерители или генераторы частоты, блоки расширения с выходами ШИМ и ЦАП для управления шаговыми двигателями и частотными преобразователями. Установленная программная конфигурация хранится в энергонезависимой памяти после отключения питания.

Плата поставляется с типовыми блоками расширения и программной конфигурацией. Также возможно заказать необходимую конфигурацию в СКБИС и загрузить её в плату без специализированных программаторов.

### 1.1 Функциональные возможности

- 8-битный ISA-интерфейс;
- Возможность подключения внешних плат;
- 12 входных каналов квадратурных сигналов (RS-422)(возможность подключения до 4 преобразователей перемещения с выходом ПИ);
- 12 выходных каналов квадратурных сигналов (RS-422)(возможность независимого управления 4 частотными преобразователями);
- Два 26-контактных разъема под плоский кабель для подключения внешних кросс плат;
- Конфигурация хранится в перепрограммируемой ПЛИС;
- Совместимость с DOS, WinCE, Windows XP, 32-bit;

## 1.2 Блок схема



### 1.3 Спецификация

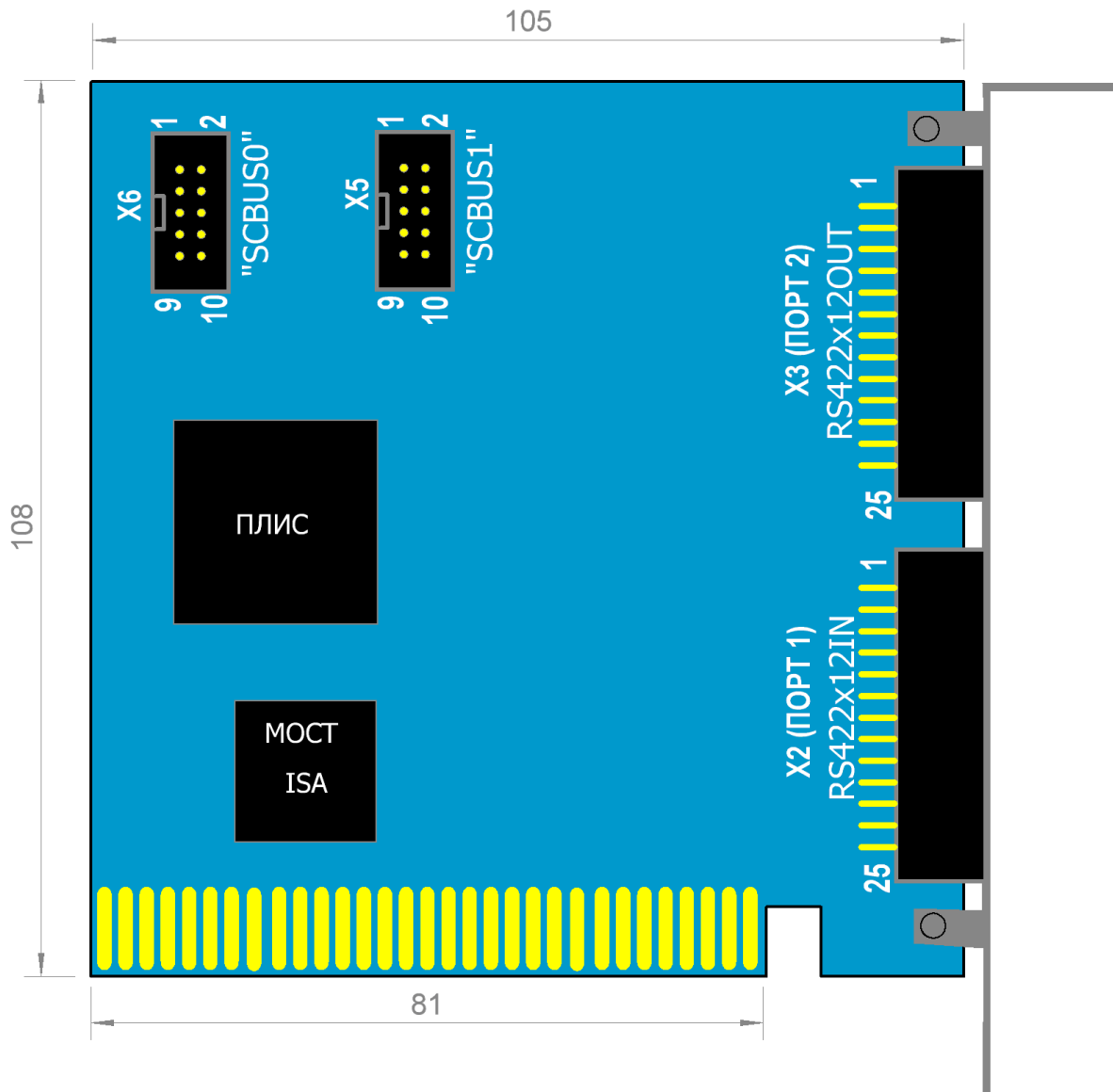
- Все входы ТТЛ-5В совместимы;  
Уровень логической единицы: 2.4В(мин);  
Уровень логического нуля: 0.8В(макс);
  
- Все выходы ТТЛ совместимы;  
Номинальный ток выхода: 25мА;
  
- Потребляемая мощность: +5В @ 600мА;
  
- Условия эксплуатации:  
Рабочая температура: 0...60°C  
Температура хранения: -20...80 °C  
Влажность: 0...90%
  
- Габаритные размеры: 108мм x 99мм

## 2. Аппаратная конфигурация

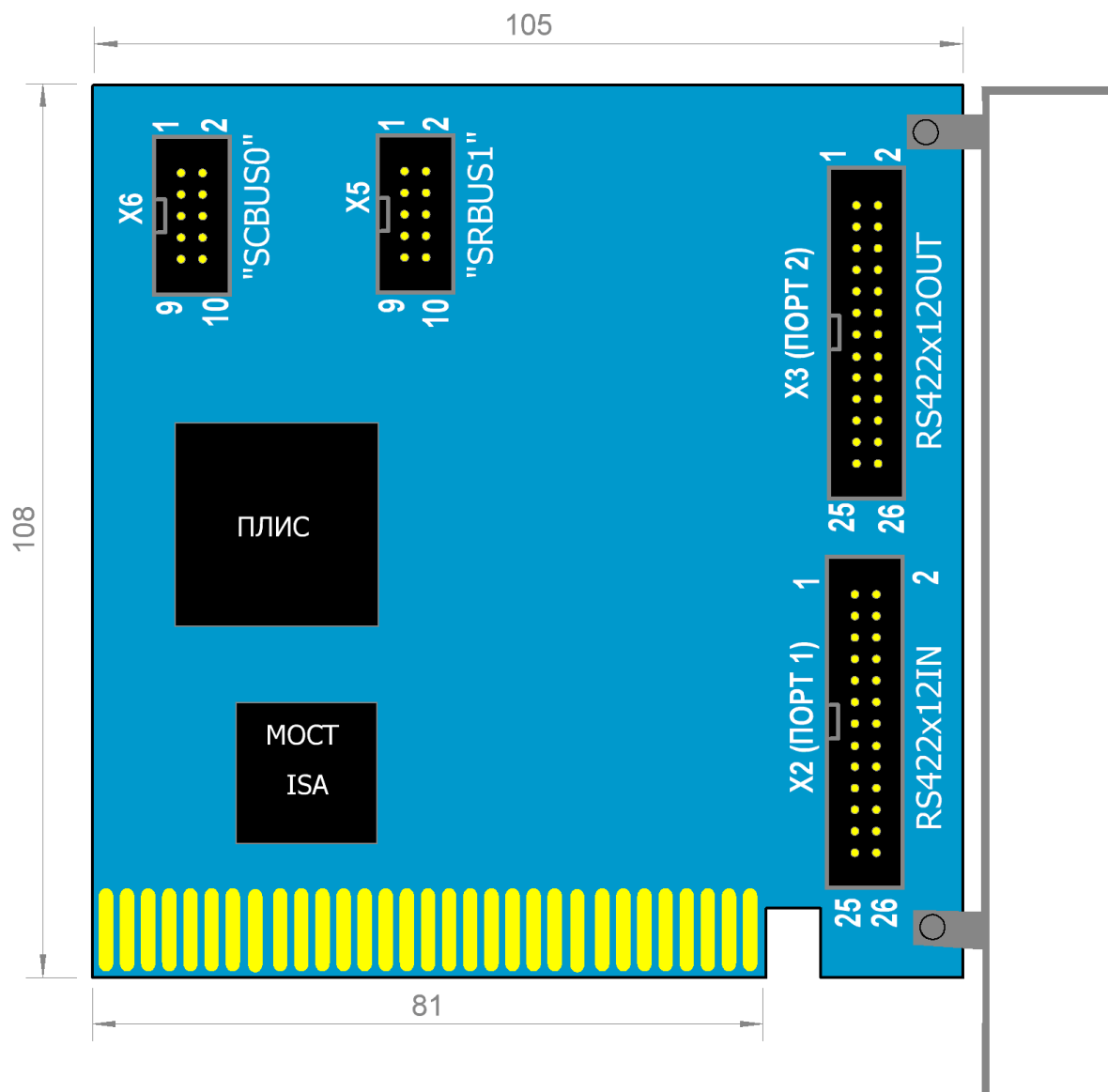
Плата ЛИР-945-ISA состоит из нескольких модулей, связанных между собой программой конфигурацией, которая хранится в энергонезависимой памяти микросхемы ПЛИС. Через мост ISA осуществляется доступ к регистрам ПЛИС в соответствии с программой конфигурацией. В контроллер моста ISA входит модуль загрузчика конфигурации в память ПЛИС из операционной системы ПК. Порты ввода/вывода ПЛИС выведены на выходные разъемы через буферные формирователи.

## 2.1 Исполнения платы

Плата выпускается в двух исполнениях. Для установки плат расширения в электрошкаф на DIN-рейку, либо за пределы блока компьютера используется исполнение *ЛИР945-4E-4D-2S-00*. А для непосредственного монтажа в готовый корпус используется исполнение *ЛИР945-4E-4D-2S-01*.



ЛИР945-4E-4D-2S-00



ЛИР945-4Е-4D-2S-01



## 2.2 Конфигурация разъемов

В стандартной конфигурации назначение портов следующее:

**ПОРТ 1** – модуль обработки четырех преобразователей перемещения с типом выхода ПИ 5В;

**ПОРТ 2** – модуль сигналов управления 4-х канальным ЦАП и сигналов ШИМ формирователя для эмуляции каналов А и В преобразователя перемещения или сигналов ШАГ и НАПРАВЛЕНИЕ (DIR и STEP).

**SCBUS** – Шина SCBUS, предназначенная для подключения дополнительных внешних плат.

К каждому из портов подключаются дополнительные платы расширения с различными интерфейсами ввода/вывода для построения законченной системы контроля и сбора информации.

## 2.3 Назначение контактов

ПОРТ 1 (X2)			
A3	1	2	+5B
B3	3	4	nB2
Z3	5	6	nZ2
nA3	7	8	nA2
nZ4	9	10	Z2
nA4	11	12	nB4
nB3	13	14	Z4
A4	15	16	nZ3
B4	17	18	B2
A1	19	20	A2
B1	21	22	nZ1
Z1	23	24	nB1
nA1	25	26	0B

ПОРТ 2 (X3)			
A3	1	2	+5B
nA3	3	4	EN1
B3	5	6	EN2
nB3	7	8	nB2
EN3	9	10	B2
nB4	11	12	EN4
nEN1	13	14	B4
A4	15	16	nEN2
nA4	17	18	nA2
A1	19	20	A2
nA1	21	22	nEN3
B1	23	24	nEN4
nB1	25	26	0B

SCBUS (X6)			
RX	1	2	nRX
TX	3	4	nTX
GND	5	6	GND
+5B	7	8	+5B
SYNC	9	10	nSYNC

### 3. Адресное пространство

Базовый адрес платы назначается SMD переключателем. Все переключатели должны быть установлены в состояние OFF. Базовый адрес платы (адрес нулевого байта нулевого модуля) в этом случае равен 0x1000.

Адреса регистров доступа к портам платы определяются смещением от базового адреса. В зависимости от назначения порта в него можно записывать или считывать информацию с помощью 32-разрядных слов в соответствующие регистры. Т.к. шина ISA 8-разрядная, а регистры модулей 32-разрядные чтение и запись регистров выполняется через 32-разрядный буфер.

Во время чтения первого байта регистра остальные 3 байта фиксируются в буфере. При чтении остальных байт на шину данных выставляются соответствующие байты из буфера.

Запись первых трех байт осуществляется в соответствующие байты буфера. Во время записи четвертого байта осуществляется запись трех байт буфера и текущего четвертого в регистр.

Адресное пространство каждого из модулей разделено на две части. В первой половине находятся регистры управления и конфигурирования модуля, они доступны для чтения и записи. Во второй половине находятся регистры данных, они доступны только для чтения. Смещение второй половины  $ROFF = 32$ .

Смещение в байтах	Наименование	Чтение	Запись
0	Регистры конфигурации и управления	да	
ROFF	Регистры статуса и данных	да	нет

Расположение модулей платы приведено ниже.

Смещение в байтах	Название модуля.
0	Модуль счетчика квадратурных сигналов 0
64	Модуль счетчика квадратурных сигналов 1
128	Модуль счетчика квадратурных сигналов 2
192	Модуль счетчика квадратурных сигналов 3
256	Модуль генератора квадратурных сигналов 0
320	Модуль генератора квадратурных сигналов 1
384	Модуль генератора квадратурных сигналов 2
448	Модуль генератора квадратурных сигналов 3
512	Модуль ЦАП
576	Модуль входов/выходов

Т.о. плата занимает непрерывное адресное пространство размером 640байт

### 3.1 Модуль счетчика квадратурных сигналов

Смещение в байтах	Наименование	Чтение	Запись
0	CFG	да	да
4	CTRL	да	да
8	OFFSET	да	да
ROFF+0	STATUS	да	нет
ROFF+4	POSITION	да	нет

#### 3.1.1 CFG

Конфигурационный регистр модуля.

B31	B30	B29	B28	B27	B26 : B00
SWAP_AB	ENA_FILTER	INV_R	INV_B	INV_A	Зарезервировано

- SWAP\_AB – коммутация каналов А, В. Позволяет аппаратно изменить направление счета.
- ENA\_FILTER – включение цифрового фильтра.
- INV\_R, INV\_B, INV\_A – аппаратная инверсия соответствующего входа R, А или В.

#### 3.1.2 CTRL

Регистр, управляющий работой модуля.

B31	B30	B29	B28	B27	B26 : B00
CLR_REF_GUARD	CLR_ERR	STOP_REF	START_REF	START_REF_ONCE	Зарезервировано

- CLR\_REF\_GUARD – разрешить запись текущей позиции в регистр POSITION по сигналу чтения;

- CLR\_ERR – очистить ошибки;
- STOP\_REF – прекратить захват референтной метки;
- START\_REF – начать захват референтной метки. Во процессе захвата референтной метки из регистра POSITION можно считывать текущую позицию. Позиция, в которой будет обнаружен сигнал референтной метки, будет сохранена в регистре POSITION до тех пор, пока не будет записан единичный бит в поле CLR\_REF\_GUARD. Захват референтных меток будет продолжаться постоянно пока не будет записан единичный бит в поле STOP\_REF.
- START\_REF\_ONCE – начать однократный захват референтной метки. Запись в регистр текущей позиции в регистр POSITION произойдет только при обнаружении первого сигнала референтной метки. Остальные метки будут игнорированы.

### 3.1.3 OFFSET

Смещение текущей позиции. Позволяет смещать аппаратный ноль в любую позицию.

$$POSITION = \text{“Значение квадратурного счетчика”} + OFFSET$$

B31 : B00
OFFSET

Текущая позиция. Определяется как сумма текущего значения квадратурного счетчика на момент запроса чтения и регистра OFFSET.

### 3.1.4 STATUS

Регистр статуса модуля.

B31:B15		Зарезервировано
B13:B12	REF_AB	состояние линий А,В в момент захвата референтной метки
B11	REF_CAPTURE	референтная метка захвачена. Устанавливается при однократном захвате метки. Сбрасывается по START_REF, START_REF_ONCE
B10	R	текущее состояние линии R
B9	B	текущее состояние линии B
B8	A	текущее состояние линии A
B7	RUN_REF	статус режима захвата референтной метки
B6	REF_GUARD	в регистре POSITION сохранена текущая позиция на момент появления сигнала референтной метки. Сбрасывается по CLR_REF_GUARD, START_REF, START_REF_ONCE
B5	ERR_OV_RG	захвачена очередная референтная метка при этом предыдущее значение регистра POSITION считано не было. Сбрасывается по CLR_ERR
B4	ERR_PHY	ошибка подключения датчика и датчик не подключен. Сбрасывается по CLR_ERR
B3	ERR_AB	сбой последовательности АВ. Сбрасывается по CLR_ERR.
B2	ERR_R	ошибка на линии R. Сбрасывается по CLR_ERR
B1	ERR_B	ошибка на линии B. Сбрасывается по CLR_ERR
B0	ERR_A	ошибка на линии A. Сбрасывается по CLR_ERR

### 3.1.5 POSITION

Текущая позиция рассчитывается как сумма текущего значения квадратурного счетчика на момент сигнала чтения и значение регистра OFFSET. Обновление данного регистра во всех модулях счетчиков происходит одновременно при чтении нулевого байта регистра POSITION из нулевого модуля.

B31 : B00
POSITION



## 3.2 Модуль генератора квадратурных сигналов

Смещение в байтах	Наименование	Чтение	Запись
0	CFG	да	Да
4	CTRL	да	Да
8	NUMBER_PULSES	да	Да
12	POST_DIV(int32_t)	да	Да
ROFF+0	STATUS	да	нет
ROFF+4	PULSES	да	нет

### 3.2.1 CFG

B31	ENA_INV	Инверсия Ena
B30:B25	PRE_DIV	Предделитель опорной частоты
B24	INFINITY	1 - постоянная выдача импульсов. 0 - выдача заданного количества импульсов
B23	SWAP_AB	1 – поменять А и В
B22	STEP_QUAD	режим работы генератора. 1 - импульсы(А)/направление(В), 0 - квадратурный(АВ).
B21:B0		<b>Зарезервировано</b>

### 3.2.2 CTRL

B31	SET_ENA	Разрешает работу генератора и устанавливает выход ENA.
B30	CLR_ENA	Запрещает работу генератора, останавливает его и сбрасывает выход ENA.
B29	SET_DIR	Установить направление +
B28	CLR_DIR	Установить направление -
B27	START	Запуск генератора
B26	STOP	Останов генератора
B25:B0	Зарезервировано	

### 3.2.3 NUMBER\_PULSES

B31 : B00
NUMBER_PULSES (uint32_t)

NUMBER\_PULSES – количество выдаваемых генератором импульсов после команды CTRL.START при CFG.INFINITY == 0. Знак числа NUMBER\_PULSES задает направление.

### 3.2.4 POST\_DIV

B31 : B00
POST_DIV (int32_t)

Частота выдаваемых генератором импульсов определяется по следующей формуле:

$$F = F_{base} / (CFG.PRE\_DIV * CTRL.POST\_DIV);$$

### 3.2.5 STATUS

Регистр статуса модуля.

B31:B5	Зарезервировано	
B4	DIR	выбранное направление
B3	RUN	выдача импульсов не завершена.
B2	ENA	текущее состояние линии ENA
B1	B	текущее состояние линии B
B0	A	текущее состояние линии A

### 3.2.6 PULSES

B31 : B00
PULSES (uint32_t)

#### CFG.INFINITY == 0

Количество импульсов, которое осталось выдать генератору, знак POST\_DIV определяет направление выдачи импульсов. По команде CTRL.START в этот регистр записывается число из NUMBER\_PULSES.

#### CFG.INFINITY == 1

Количество выданных генератором импульсов. Направление выдачи задает знак POST\_DIV. Обнуляется по команде CTRL.START. Если POST\_DIV < 0 каждый выданный импульс уменьшает PULSES на 1. Если POST\_DIV > 0 каждый выданный импульс увеличивает PULSES на 1.

### 3.3 Модуль ЦАП

Смещение в байтах	Наименование	Чтение	Запись
0	CFG	да	да
4	CTRL	да	да
8	DAC_L	да	да
12	DAC_H	да	да
16	OFFSET_DAC_L	да	да
18	OFFSET_DAC_H	да	да
ROFF+0	STATUS	Да	нет

#### 3.3.1 CFG

B31:B26		Зарезервировано
B25	LDAC	1 - по завершению передачи вырабатывается импульс LDAC для обновления значений на ЦАП
B24	SYNC	1 - по завершении передачи nSYNC -> 1; 0 – по завершении передачи nSYNC остается в 0.
B23:B0	DATA	буфер сдвигового регистра

#### 3.3.2 CTRL

B31	DIS	выключить выхода для управления ЦАП
B30	ENA	включить выхода для управления ЦАП
B29	START	записать в ЦАП CFG.DATA в соответствии с CFG.LDAC, CFG.SYNC
B28	REFRESH	записать в ЦАП значения из регистров DAC_L, DAC_H и синхронно обновить значения на выходах ЦАП.
B25:B0		Зарезервировано

### 3.3.3 DACL

B31 : B16	B15 : B0
DAC2	DAC1

### 3.3.4 DACH

B31 : B16	B15 : B0
DAC4	DAC3

### 3.3.5 OFFSET\_DACL

B31 : B16	B15 : B0
OFFSET_DAC2 (int16_t)	OFFSET_DAC1 (int16_t)

### 3.3.6 OFFSET\_DACH

B31 : B16	B15 : B0
OFFSET_DAC4 (int16_t)	OFFSET_DAC3 (int16_t)

### 3.3.7 STATUS

Регистр статуса модуля.

B31:B5	Зарезервировано	
B2	ENA	выхода для управления ЦАП включены
B1	RIP	1 – выполняется установка выходов ЦАП в соответствии с DAC_L, DAC_H
B0	BUSY	1 – идет передача данных в ЦАП

### 3.3.8 Конфигурирование ЦАП LIR946-4DO-4AO v1.1.

В данной плате установлены два ЦАП AD5752R. ЦАП соединены последовательно. Перед работой с ЦАП необходимо выполнить их конфигурирование:

- Разрешить работу с ЦАП(CTRL.ENA)
- Выбрать выходной диапазон(REG 001, см. описание ЦАП);
- Включить выходы ЦАП и внутренние источники опорного напряжения.(PUa, PUb, PUref, см. описание ЦАП)

Конфигурирование осуществляется посредством записи необходимых данных в регистр CFG и последующей установки бита CTRL.START. После установки бита CTRL.START данные из CFG.DATA переписываются в ЦАП. Т.к. плата содержит два ЦАП, соединенных последовательно, то для конфигурирования обоих ЦАП необходимо выполнять запись в ЦАП из CFG.DATA дважды, при этом перед первой записью CFG.SYNC должен быть равен 0, а перед второй записью должен быть равен 1.

Пример:

Состояние регистра CFG перед первой записью.

B31:B26	B25	B24	B26 : B00
Зарезервировано	LDAC	SYNC	DATA
-	0	0	Данные для записи во второй ЦАП

Состояние регистра CFG перед второй записью.

B31:B26	B25	B24	B26 : B00
Зарезервировано	LDAC	SYNC	DATA
-	0	1	Данные для записи в первый ЦАП

Регистр данных для записи в ЦАП.

b23	b22	b21	b20	b19	b18	b17	b16	b15 : b3	b2	b1	b0
R/W	Z	REG2	REG1	REG0	A2	A1	A0	DAC DATA			

Описание полей данного регистра можно найти в описании ЦАП AD5752R.

### 3.4 Модуль входов/выходов

Смещение в байтах	Наименование	Чтение	Запись
0	CFG	да	да
4	CTRL	да	да
8	FAST_OUTPUTS	да	да
12	OUTPUTS_2	да	да
16	OUTPUTS_1	да	да
20	OUTPUTS_0	да	да
ROFF+0	STATUS	да	нет
ROFF+4	FAST_INPUTS	да	нет
ROFF+8	INPUTS_2	да	нет
ROFF+12	INPUTS_1	да	нет
ROFF+16	INPUTS_0	да	нет
ROFF+20	ERRORS	да	нет

#### 3.4.1 CFG

B31:B28	USER_LED	Управление светодиодами. 1 – светодиод выключен, 0 – светодиод включен
B27:B16	DIRECTION	1 – порт на вход, 0 – порт на выход
B15:B8	SPEED	Скорость работы интерфейса. Определяет частоту на которой осуществляется обмен. Частота = $53.2\text{Mhz}/((\text{SPEED} + 1)*2)$ Допустимые значения от 2 до 255.
		Зарезервировано

### 3.4.2 CTRL

B31	SYNC_RUN	Синхронное обновление входов/выходов по REFRESH. Обмен происходит только по команде CTRL.REFRESH. Отключает режим FREE_RUN
B30	FREE_RUN	Асинхронное обновление выходов. Обмен осуществляется постоянно.
B29	REFRESH	Обновить значения входов/выходов.

### 3.4.3 FAST\_OUTPUTS

B31:B16	FAST_OUTPUTS	Регистр быстрых выходов
---------	--------------	-------------------------

### 3.4.4 OUTPUTS\_2

B16:B0	OUTPUTS[79:64]	Регистр выходов
--------	----------------	-----------------

Запись в регистр происходит при записи старшего байта.

### 3.4.5 OUTPUTS\_1

B31:B0	OUTPUTS[63:32]	Регистр выходов
--------	----------------	-----------------

### 3.4.6 OUTPUTS\_0

B31:B0	OUTPUTS[31:0]	Регистр выходов
--------	---------------	-----------------



### 3.4.7 STATUS

B31:B24	DELAY	Задержка между фронтом запроса и фронтом ответа от IO96. Позволяет косвенно оценить длину линии связи
B23:B6	Зарезервировано	
B4	ERR_CRC	Ошибка CRC
B3	ERR_TIMEOUT	Превышен таймаут между пакетами/нет ответа
B2	SYNC_RUN	Включен режим обновления по REFRESH
B1	FREE_RUN	Асинхронное обновление выходов
B0	BUSY	Выполняется обновление выходов по последнему REFRESH

### 3.4.8 FAST\_INPUTS

B15:B0	FAST_INPUTS	Регистр быстрых входов
--------	-------------	------------------------

### 3.4.9 INPUTS\_2

B16:B0	INPUTS[79:64]	Регистр входов
--------	---------------	----------------

### 3.4.10 INPUTS\_1

B31:B0	INPUTS[63:32]	Регистр входов
--------	---------------	----------------

### 3.4.11 INPUTS\_0

B31:B0	INPUTS[31:0]	Регистр входов
--------	--------------	----------------

### 3.4.12 ERRORS

B31:B0	ERRORS	Общее количество ошибок связи
--------	--------	-------------------------------

### 3.4.13 Соответствие портам платы расширения IO96 .

Соответствие логической нумерации портов адресации модуля.

	X4		X1		X2	X3	X4	
	[15:0]		[23:0]		[23:0]	[23:0]	[23:8]	
	FAST_OUTPUTS		OUTPUTS_2		OUTPUTS_1		OUTPUTS_0	
	[31:16]	[15:0]	[31:16]	[15:0]	[31:24]	[23:0]	[31:8]	[7:0]
CFG		[26:27]		[16:17]	[18]	[19:21]	[22:24]	[25]

	X4		X1		X2	X3	X4	
	[15:0]		[23:0]		[23:0]	[23:0]	[23:8]	
	FAST_INPUTS		INPUTS_2		INPUTS_1		INPUTS_0	
	[31:16]	[15:0]	[31:16]	[15:0]	[31:24]	[23:0]	[31:8]	[7:0]
CFG		[26:27]		[16:17]	[18]	[19:21]	[22:24]	[25]